

(解説)

半導体リードフレーム用高性能銅合金板条の技術動向と 当社の開発戦略

Technical Trends in High Performance Copper Alloy Strip for Lead Frame
and Kobe Steel's Development Strategy



野村幸矢*
Koya Nomura

Copper alloy for lead frames is a key semiconductor package material. Different interface reactions occur at the junction of semiconductor package, copper alloy, and other materials. These are explained in this paper. Moreover, in order to determine future demand and performance, the properties of copper alloy for lead frames are classified in this paper according to the purpose of the semiconductor package. In near future, improved copper alloy adhesion to the mold resin will become increasingly important.

まえがき = 現代の産業および生活基盤の根幹を成す半導体デバイスのパッケージ技術と実装技術は、日々画期的なスピードで発展を続けている。この発展を推し進めている原動力は二つある。一つは、メモリや MPU に代表されるように半導体素子が飛躍的に高集積化できるようになったこと、二つ目は、携帯型情報機器や携帯電話などに代表されるように、限られた空間に可能な限りパッケージを高密度に実装したいという強いニーズである。

半導体産業をピラミッドに見たてれば、単一原子すら制御できるようになりつつある半導体製造技術がその頂点にくる。一方、そのピラミッドの最底辺を成し、全体を支える役目を行うのが、パッケージ技術および実装技術である。これは、いかに半導体素子そのものが進歩しても、半導体素子の保護や外部との電気的接続は、土台となるパッケージや実装なくてはありえないからである。

外部との電気接続という目的では、パッケージおよび実装技術は端子・コネクタ技術と似通った面もあるが、決定的に異なる点は、端子・コネクタが導電性材料の機械的接触力を利用して電気的接続を確保しているのに対して、半導体パッケージおよび実装技術では、導電性材料の熱的あるいは化学的变化を利用して電気的接続を確保している点である。

したがって、端子・コネクタ用通電材料では、銅合金板条の特性そのものが、コネクタの特性あるいは性能をほぼ決めており、どのような銅合金を選択・使用するか最も重要である。これに対して、半導体パッケージ用導電材料では、組合わされる材料との相互作用や熱的・化学的变化を把握して、最適な組合わせを考えることが最も重要になる。

ここでは、半導体パッケージ材料の中で重要な位置を

占めるリードフレーム用銅合金に求められる特性について解説する。さらに具体的なアプリケーションごとに銅合金を分類し、今後の開発動向を解説する。

1. パッケージ構成材料および封止方法

リードフレーム用銅合金の特性や今後の技術課題を考える上で重要な点は、パッケージ構成材料の把握とそれらの相互作用である。したがって、銅合金の解説に入る前に、パッケージ構成材料について概要を解説する。

パッケージ構成材は、機能別に次の5種類に分類できる。

- (1) 半導体素子を外部と電気的に接続するための導電性材料 (リードフレームなど)
- (2) パッケージボディの骨格材料 (プラスチック基板、セラミック基板、TAB テープなど)
- (3) 半導体素子と導電性材料を電気的に接続するボンディング材料 (Au ワイヤ、Al ワイヤなど)
- (4) 半導体素子をパッケージの特定部位に接着固定するためのダイボンディング材料 (Au-Si 共晶合金、はんだ、導電性接着剤など)
- (5) 各パッケージ構成材料の仲立ちをする界面構成材料 (リードフレームボンディングエリア部の Ag めっき、半導体素子側の Al 蒸着パッド、外装めっきなど)

これら5種類の構成材料については、熱履歴によって界面反応が促進されることを常に考慮しながら、最適選択する必要がある。図1にリードタイプパッケージ使用材料を示す。

一方、パッケージそのものは、封止方式の違いから以下の2種類に大別できる。

気密封止方式

*アルミ・銅カンパニー 長府製造所 銅板研究室

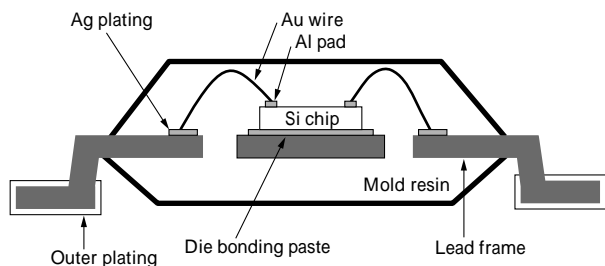


図1 プラスチックパッケージ IC の断面形状
Fig. 1 Cross section of plastic package IC

セラミック、ガラス、金属などの材料で構成されるパッケージで、融着や溶接などの接合方法で封止する。気密性や放熱性に優れ信頼性が高いが、大量生産に不向きで、MPU などの高性能・高信頼性パッケージに用いられる。あるいは、熱による膨張・収縮などが致命的な欠陥となる半導体レーザなどのパッケージにも用いられる。放熱用部材を除けば、この封止方式で銅合金板条はほとんど用いられない。各部材との熱膨張係数のミスマッチ、組立時の高温プロセスに耐えられないためである。

樹脂封止方式

樹脂、金属などの比較的安価なパッケージ構成材料が用いられる封止方式であり、信頼性の面で気密封止方式にやや劣るものの、組立自動化が容易なため、大量生産が可能で低価格での供給が可能である。昨今の IC・LSI パッケージの大半を占めている。銅合金板条が使用されるパッケージもほとんどがこのタイプである。この封止方式で特に重要な点は、組立時および実装時の高温プロセスの最高到達温度が、200~300 程度の範囲に収まっているところにある。この温度範囲内であっても、酸化や拡散によってパッケージ構成材料間の相互作用や変化が発生するからである。

2. パッケージの形態とリードフレーム用板条の関係

パッケージの外部に電気的接続用のリードを持つタイプのパッケージをリードタイプ、リードを持たないタイプをノンリードタイプのパッケージとして分類すると、図2に示したように、年間約900億個生産されるICパッケージのうち、およそ80%がリードフレームなどを用

いるリードタイプパッケージである。ただし、この図にも傾向が現れているが、リードフレームを用いないノンリードタイプパッケージが年々その勢力を増しており、リードフレーム型パッケージの比率が徐々に低下しつつある点は重要である¹⁾。さらに図3に示すように、半導体パッケージの低背化や薄型化ニーズにより、リードフレームの板厚がさらに薄くなるのは確実である²⁾。

昨年の伸銅品内需約80万トンのうち半導体向けは6.7%、同じく輸出向け板条全出荷量97万トンのうち半導体向けは8%を占めているが、半導体パッケージ生産個数全体の増大とノンリードタイプパッケージの増加および薄板要求によって、半導体リードフレーム市場規模は、長期的には微増もしくは現状維持になるものと考えられる。しかしながら、ノンリードパッケージのトータルコストがリードタイプパッケージを下回る状況になると、リードフレーム市場は漸減していくものと予想する。リードフレーム素材メーカーとしては、市場確保のため、半導体パッケージ製造コストダウンにどれほど寄与できるかが今後の重要課題である。

3. 半導体パッケージの目的とリードフレーム用材料への要求特性

半導体パッケージの目的には、以下の6点が挙げられる。

- (1) 半導体素子の物理的・化学的保護
- (2) 半導体素子と外部の電気的接続
- (3) 半導体素子で発生した熱の放散

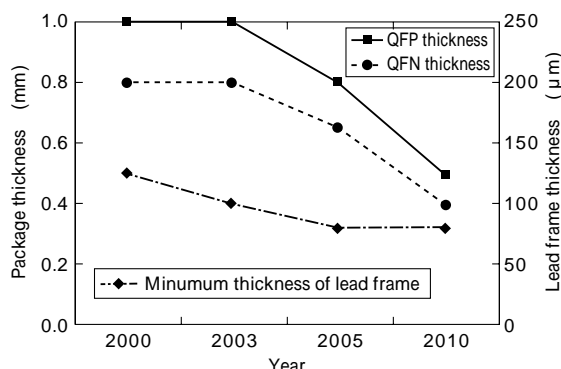


図3 IC厚さとリードフレーム板厚の将来予測
Fig. 3 Forecast of IC package and lead frame thickness

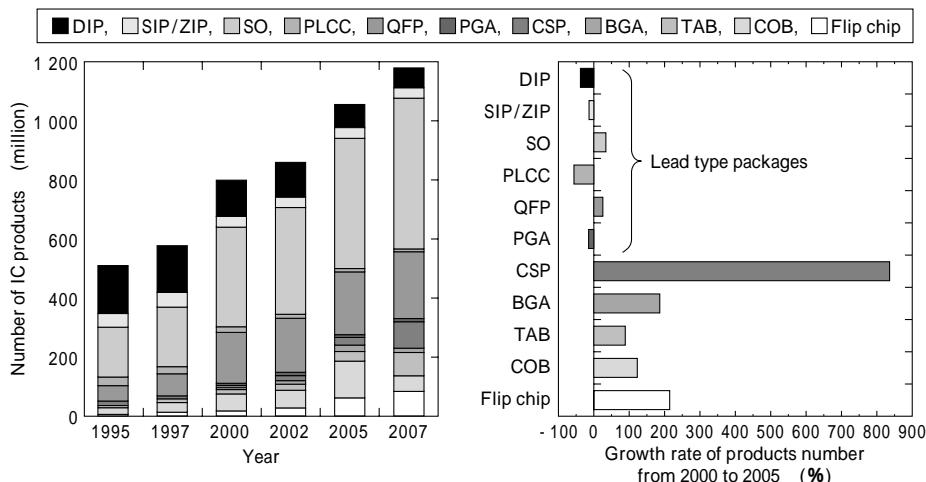


図2 パッケージ別の IC 生産個数予測
Fig. 2 Products number forecast by IC package types

(4) 組立時のハンドリング、取扱いの容易化

(5) 半導体素子の検査容易化

(6) プリント基板への実装

これらの目的に沿って、リードフレーム用材料に求められる特性について解説する。

(1) 半導体素子の物理的・化学的保護

リードフレーム型パッケージでは樹脂封止方式が主流であり、半導体素子の保護という目的に対し最も重要な特性は、封止樹脂とリードフレームの密着性である。この特性が必要な理由は、リフロはんだ付けによるパッケージクラックを防止するためである。エポキシ樹脂は吸湿しやすいが、封止樹脂とリードフレームの密着性が低下して、微小な隙間を生じていると、その部分に毛細管現象により水分がたまり、リフロはんだ付けによる急速加熱で一気に膨張し、パッケージに破裂によるクラックが入る³⁾。これは、ワイヤ断線や異種金属接合部である Si チップ Al 蒸着パッドと Au ワイヤ接続部の酸化・腐食につながる。

封止樹脂は、リードフレームの酸化皮膜と水素結合を介して密着・結合する。一方、リードフレーム材は、各ボンディングおよびキュアリングで、150~300 °C での加熱を数十秒から数時間受けており、エポキシ樹脂密着性の観点からは理想的な表面酸化状態を呈している。

しかしながら、リードフレーム用の Cu リッチな銅合金の場合は、最外に CuO 酸化皮膜、その最外層と銅合金間に Cu₂O 皮膜を形成するため、極端に機械的性質の異なるこれら二層の厚さのバランスによって、酸化皮膜内部で酸化皮膜の破壊が生じる場合がある⁴⁾。特にエポキシ樹脂に対して、最外酸化皮膜は強固に接合するので、この内部破壊の傾向が著しい。

CuO 皮膜と Cu₂O 皮膜生成量のバランスを崩す要因としては、酸素のリードフレーム内部への拡散と外部への金属イオンおよび電子の拡散のバランスを崩す防錆皮膜⁵⁾、あるいは銅よりも酸化しやすい添加元素の存在が挙げられる。言い換えれば、化学吸着した防錆皮膜を持たない純銅が酸化すれば、樹脂密着性は非常に良好である⁶⁾。実際は、強度特性などを向上させるためにさまざまな元素を添加しておく必要があり、また変色しやすい銅合金を用いる場合は防錆剤も必要不可欠であることから、樹脂密着性はきわめて改善しにくい特性の一つであり、未だ根本的解決は提案されていないのが実情である。

一方、このような酸化皮膜の破壊による樹脂密着性低下を心配しなくても良いリードフレーム材料が、いわゆる 42 アロイ (Fe-42%Ni 合金) である。きわめて薄く強固な酸化皮膜を生成するために、特にパッケージ外寸とほぼ同じ大きさの半導体素子を封入するメモリ用パッケージ TSOP (Thin Small Outline Package) や、酸化しているリードフレームにポリイミドテープで半導体素子を接着固定する LOC (Lead on Chip) では、42 アロイは有力な地位を保っている。

コストメリットや特性面で 42 アロイを越えている銅合金もあるが、この面での改良がなければ、42 アロイを銅合金で置換えるのは難しいと考えられる。現在、リー

ドフレーム用銅合金の年間使用量は約 7 万 8 千トンであるが、42 アロイも約 1 万 7 千トンが使用されている。

(2) 半導体素子と外部の電気的接続

リニア IC やパワー系半導体を除けば、半導体素子に供給したり伝達したりする電気信号は、高々数ボルト程度であり、リードフレームの長さで極端な電圧降下を生じなければ、リードフレーム自体の電気伝導度が問われることはほとんどない。

なお、銅合金の導電性指標は、電気伝導度ではなく、通常は導電率 % IACS で表示される。これは 20 °C において 1.7241 μ²・cm の体積抵抗率を持つ国際標準軟銅 (International Annealed Copper Standard) の導電性を 100% とし、これに対する比率を % で計算し、% IACS 単位で表記する方式である。

メモリ IC で、導電率 4% IACS 程度の 42 アロイが多数使われている点からも、電気的接続については、導電性に優れるという銅合金の特徴は生かしていないのが実情である。しかしながら、半導体素子の動作周波数が飛躍的に増大し、高周波信号の伝達特性を問われる場合は、少し事情が異なってくるものと考えられる。

ひとつには、表皮効果の影響である。表皮効果により通電部断面積が減少するため⁷⁾、通電部材そのものの導電率が高くなければ、その分だけリードフレームのインピーダンスは増加する。100kHz までの交流を通電した場合、リードフレームの導電率がどのように低下するかを測定した結果が図 4 である。

もうひとつは、磁性の影響である。磁性を持つリードフレームの場合は、伝送信号の周波数が増加すればするほど、インピーダンス虚数部分、すなわち減衰項が増大して伝達特性が劣化することが予想される。図 5 にこのシミュレーション結果を示した。磁化率の増加とともに、インピーダンスが増加することがわかる。現在、リードフレームに多用されている 2%Fe 含有の銅合金 C19400 (Cu-2.3%Fe-0.12%Zn-0.03%P) や前述の 42 アロイでは、相当の磁性を持つので、この効果が無視できない。今後、動作周波数、伝送信号周波数ともさらに増大することが予想されることから、非磁性銅系リードフレームの適用範囲は広がるものと考えられる。

(3) 半導体素子で発生した熱の放散

半導体素子で発生した熱の放散指標にも導電率が用いられる。本来は熱放散係数、熱伝導率、熱抵抗などを指標とすべきであるが、Wiedemann-Franz 法則により、導電率が熱伝導率に比例することがわかっている⁸⁾。

一方、半導体素子発生熱量は、動作電圧および動作周波数の二乗に比例する。動作電圧は、たとえば MPU の場合でも動作周波数は 5V から 3.3V へ低減されているように、今後も増大する方向へは向かわないと予想される。しかしながら、動作周波数は高速化によって、MHz から GHz、さらには THz オーダへと増大の一途を辿っており、携帯電話用アナログ IC を中心に高導電性銅合金の活躍の機会が増すものと思われる。

なお、前述のように高速動作に関しては、磁性のない添加元素を含有した銅合金が有利であり、このような合

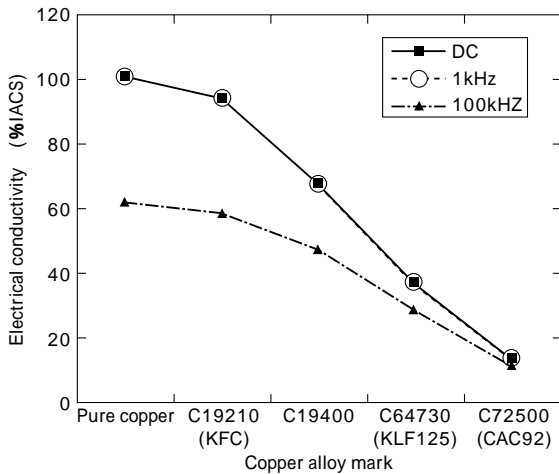


図4 信号周波数と導電率の関係

Fig. 4 Relation between electrical conductivity of copper alloy and signal frequency

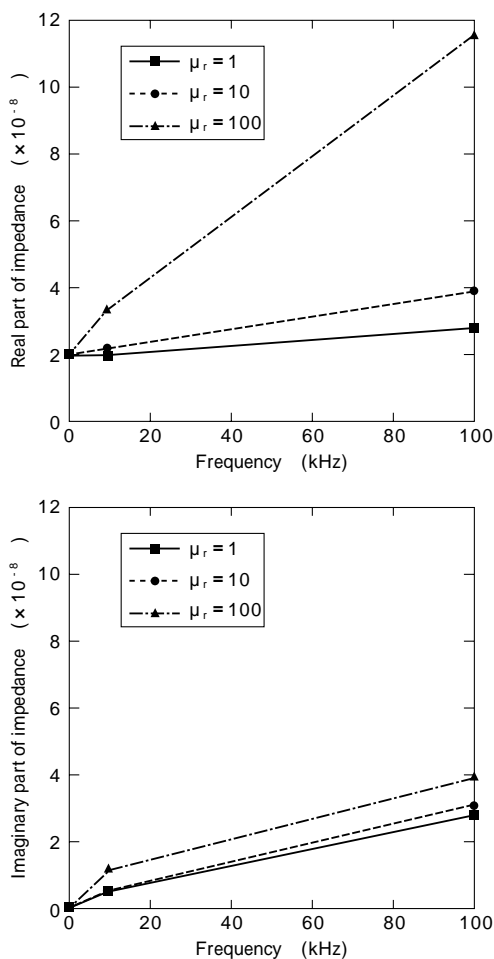


図5 リードフレームの透磁率とインピーダンスの関係

Fig. 5 Relation between magnetic permeability of lead frame and its impedance

金が今後も活用されるものと考えられる。

(4) 組立時のハンドリング、取扱いの容易化

IC組立時のハンドリングで問われる特性は、リードフレーム素材の強度である。エリアアレイパッケージの代表格であるBGA (Ball Grid Array) パッケージが出現する以前、1990年代にはリードフレームを用いるQFP (Quad Flat Package) で超多ピン化が各半導体メーカーで指向され、約40mm角のパッケージサイズで、最大500ピン程度のリードフレーム実現まで想定された。このよ

うな多ピンリードフレームでは、極細ピンに外部応力が作用してピンの曲がりを生じると、まったく使えなくなることからリードフレームの高強度化が求められた。このようなパッケージでは、引張強さで700~800MPaの強度レベルを持つ銅合金が必要とされ、C64710改良材 (Cu-3.2%Ni-0.7%Si-1.1%Zn, 当社KLF A85) などの超高強度銅合金リードフレーム材が提案された。

しかしながら、BGAなどのリードレスエリアアレイパッケージが急速に台頭し、多ピンリードフレームの置換えが進んだため、このような高強度銅合金はすでに存在価値を失っている。2003年時点では、板厚0.125mmの銅系リードフレームで256ピン、インナリードピッチ0.13mm、アウトリードピッチで0.5mm前後が、ファインピッチリードフレームの開発目標であり、この程度のリードフレーム実現には引張強さで600~700MPaクラスの銅合金で十分カバーできる。

具体的には、C70250 (Cu-3.0%Ni-0.65%Si-0.15%Mg) 合金やC64730 (Cu-3.2%Ni-0.7%Si-1.25%Sn-0.3%Zn, 当社KLF125) 合金である。ただし、上述のようなファインピッチリードフレームの場合、異なる二つのリードフレーム加工方法を組合わせて製造する機会が多く、強度以外の機械的特性が求められる。具体的には、アウトリード部は生産性に優れるプレス加工で抜き、インナリード部は金ワイヤの長距離ボンディング防止のためにピッチをできるだけ狭め、かつワイヤボンディングエリアを少なくとも幅70~80 μ m程度は確保する必要があるため、この部分はエッチング加工で抜き加工を行う。

プレス加工歪が残留したままだと、インナリード部をエッチングした際に残留応力が解放され、ピンの平坦度や位置がばらつく。プレスで発生した残留応力を減少させるためには、各ボンディング工程よりもさらに高い300~500 $^{\circ}$ Cで、短時間焼鈍を行う。銅合金の再結晶温度はおおむね400~500 $^{\circ}$ Cであるので、耐熱性がないと多ピンリードフレームには適用できない。そのため、この用途には軟化しにくい析出硬化型または分散粒子型銅合金を使う必要がある。

さらにインナリード部もプレス加工抜きが可能であるが、ピッチが狭まると金型への負担が大きくなるとともに、ピンにねじれの力が加わり平坦度が確保できない。このため、あらかじめインナリード部のみ板厚を減じるようなハーフエッチング加工を施す場合もある。また、前述した樹脂密着性を確保するために、最も樹脂密着性が低下しやすいダイパッド裏面にハーフエッチング粗面化処理を施したり、ディンプルと呼ばれる微小な凹部を形成する場合もある。いずれの加工においても、銅板材の板厚方向での残留応力が解放されて、特に圧延方向に大きく反りを生じる可能性があるため、機械的特性のほか、形状安定性と内部応力極小化のための製造プロセス開発が不可欠である。

(5) 半導体素子の検査容易化

半導体素子の検査容易化で、リードフレーム素材の特性が寄与あるいは必要になることはあまりない。ただし、バーンインテスト (出荷前に、半導体メーカー側で

IC・LSIを高温に保ったまま通電し、一定時間の動作をさせて初期故障品を除去するテスト工程)を実施するので、この際の熱履歴で外装めっき済のアウタリードはんだ濡れ性が低下しないか確認する必要がある。

(6) プリント基板への実装

実装に必要なリードフレーム素材の最も重要な特性は、はんだ濡れ性維持である。表面実装によるはんだ付け自動化が進歩した今日の実装工程では、クリームはんだを銅パターンにスクリーン印刷し、そこへ半導体パッケージなどを仮止めし、リフロ炉を通過させて一気に複数部品のはんだ付けを行うリフロはんだ付け工程が一般的である。

一方、はんだ付け前の半導体パッケージは、経時によるはんだ濡れ性低下防止のためにアウタリードには外装めっきが施されるが、鉛フリー化の進展により、アウタリード外装めっきは、はんだめっきから錫あるいは錫合金めっきへと、置換えが進んでいる。これらはいずれも銅合金と相互拡散反応を起こし、めっきとリードフレーム素材間の界面にCu-Sn金属間化合物を形成する。一般にこのような金属間化合物は、はんだ濡れ性が悪いいため、外装めっき最外層まで金属間化合物が成長してこないように、5~10 μ m程度の厚いめっきが施される。しかしながら、銅合金には金属間化合物成長速度が速い合金組成があるために、前述のようなバーンインテストなどで、外装めっきが金属間化合物に変化してしまう可能性は十分にある。さらに、はんだ低融点化のための鉛が添加できない状況では、リフロはんだ付け温度は従来よりも50~100も高まるために、予想外の拡散反応を引き起こす可能性がある。はんだ付け温度の高温化は、今後最も注意を払わなければならない変化の一つである。

4. 各半導体パッケージ向け銅合金の解説と今後の動向

ここでは、具体的な半導体パッケージおよびアプリケーションごとに、使用されている銅合金の現状と今後の技術課題について解説する。

(1) リードタイプパッケージ

前述したように、超多ピンパッケージにリードタイプパッケージが使用されなくなったため、外部リードを有するICは、次の3区分に大別される。

メモリ系, ロジック系, リニア系

これらのうち、メモリ系についてはTSOPパッケージが主流である。したがって、ピン数としては数十本程度であり、強度はあまり重視されない。またデジタルICなので発熱量も少なく、導電性も重要特性ではない。ただし、低コスト大量生産可能なプレス加工でリードフレームを製造するので、プレス打抜き性は重要である。

このような用途に使用される銅合金で、材料特性以外に最も重要な点は入手性である。したがって、実績があり、複数メーカーから入手できる合金が最も望ましい。多用される合金としては、C19400あるいはC50710(Cu-2%Sn-0.2%Ni-0.1%P)などである。今後、この用途では、信号遅延防止に信号伝送距離がリードタイプパッケ

ージよりも短いCSPなどのエリアアレイパッケージへと移行していくことが予想される。リードタイプパッケージが、主流の地位を保ちつづけられるかは不透明である。

ロジック系は、リードタイプエリアアレイパッケージの代表格であるQFP(Quad Flat Package)を用いる場合が多い。したがって、ピン本数は数十~200ピン程度であり、リードフレームはプレススタンピングまたはエッチング、あるいはその両方の組み合わせによって製造される。

リードフレーム製造工程によっては、歪取り焼鈍を行うため、強度および耐熱性を発揮できる析出硬化型、あるいは分散粒子型銅合金が用いられる。発熱量の多いパイポーラ型半導体素子は、強度よりも熱放散性を重視する。この分野向けには、導電率60%IACS以上のC19400, C19210(Cu-0.1%Fe-0.03%P, 当社KFC), C18040(Cu-0.3%Cr-0.25%Sn-0.2%Zn)合金などが用いられる。

一方、発熱量の比較的少ないCMOS系半導体素子については、ピン数も多いことから強度および耐熱性が重視され、高強度コルソン系合金のC70250やC64730が用いられる。このような分野で使用されるリードフレーム材料については、新合金開発よりもパッケージ組立工程中での使い勝手や表面処理性の向上が望まれている。

具体的には、エッチング加工性やプレススタンピング加工性を低下させる粗大晶出物の発生抑制、外装めっきの不具合(たとえばウイスカ)や銀めっきの突起の基点となる粗大晶出物などの表面異物の発生抑制、ボンディング工程時の酸化皮膜除去工程で発生するスマット低減、防錆剤と銅およびその酸化物からなるポリマ形成防止などである。

さらに、今後はリードフレーム多列化(マトリックス化)が主流になることが予想される。従来は短冊状銅板一枚に数個分のICを取るようなリードフレーム配置になっていたが、生産性向上のため銅板一枚にリードフレームが多列配置されるようになってきた。すでにSOP(Small Outline Package)では実用化されているが、今後はQFPでも採用実績が増えるものと予想される。こうなるとリードフレーム一枚当たりの熱履歴時間は増大するために、ボンディング工程中の酸化は一層進行しやすくなると考えられる。このため酸化皮膜密着性あるいは樹脂密着性は今以上に重要な特性になると考えられる。

のリニア系ICは、携帯電話などで多用されるようになったMMIC(Monolithic Microwave Integrated Circuits)に代表される少ピン小型パッケージが代表的な形態であるが、この用途に関しては発熱量が多く、周波数特性が温度上昇の影響を受けやすいため、熱放散性が特に重視される。そのため、この分野向けでも導電率60%IACS以上のC19400, C19210, C18040合金などが用いられる。この分野では、特にパッケージの薄型化ニーズが高いため、使用される銅合金板厚も100~125 μ mと、CMOS系ロジックよりもさらに薄いリードフレームが用いられる。数年後には、80~100 μ mが中心的な板厚になるものと予想される。

このようなリードフレームタイプパッケージの今後の技術動向としては、シュリンクパッケージ化、マトリクスフレーム化などが挙げられる。金節約、不要電磁輻射低減、信号遅延防止などの観点から、ワイヤボンディング長さについては常に短くなるよう求められているが、これに応えるためには、インナリードピッチをどこまで狭められるかにかかっている。このため、銅合金にはさらに厳しいエッチング加工性（直線性、エッチングファクタ低減、粗大晶出物抑制）やプレス加工性（ばり低減、剪断性）が要求されるようになる。

(2) エリアレイパッケージ用メタルサブストレート

ノンリードパッケージの代表である CSP や BGA でも、銅合金板条が用いられる場合がある。代表的な CSP パッケージとしては、QFN (Quad Flat Non-lead package) が挙げられる。チップとそれを支えるアイランド部が完全に樹脂封止され、かつリード下面がそのままはんだ付け用ランドとしても利用されるのが特徴である。このような段差付けには、いわゆるハーフエッチング技術が用いられ、アイランドおよびインナリード先端が板厚の半分程度までエッチング除去される。このため、銅合金板の残留応力に最も注意を払わなければならない。

このような用途には、エッチング加工性に優れている C18040 などの Cr 系析出硬化型合金が使用される。また、BCC (Bump Chip Carrier) などでは、エッチングで掘り込んだ半球状くぼみを持つ銅合金板に Pd めっきを施してから樹脂モールドし、組立完了後に銅合金板を溶解除去して、Pd めっきパンプを持つパッケージを作製する。このような用途には、安価で入手容易な C19400 合金が使用される。

(3) 表面実装型ディスクリート半導体

表面実装型ディスクリート半導体（個別半導体）の代表例としては、ミニあるいはスーパーミニトランジスタが挙げられる。このようなパッケージには、曲げ加工性の観点から 42 アロイまたは C72500 (Cu-9%Ni-2.3%Sn, 当社 CAC92) が用いられる。ただし、42 アロイはそのままでははんだ付けできないため、銅めっきを施しパッケージに組込んだ後、再度外装めっきを行う必要がある。

これに対し、C72500 はパッケージ組立後、そのまま外装めっきできる分だけ 42 アロイよりは工程省略の面では有利である。ただし、表面実装型ディスクリート半導体は、リフロはんだ付け工程で最初に最高温ではんだ付けされる部品の一つであり、その後、高温に弱い IC・LSI などを繰返しリフロはんだ付けで実装していくと、C72500 は外装銅めっきとの拡散速度が早く金属間化合物を形成しやすいために、再溶融はんだをはじいたり、ウィッキング現象⁹⁾ によく似た現象を起こしたりする可能性が高い。この分野では、複数回のリフロはんだ付け熱履歴を受けても合金層を形成しにくく、かつ曲げ加工性、せん断加工性に優れた銅合金の開発が望まれる。

(4) スルーホール挿入型ディスクリート半導体

この半導体の代表例としては、パワートランジスタが挙げられる。発熱量が非常に大きいので、導電率 90% IACS 以上でかつ 300 の半導体組立工程熱履歴に曝されても軟化しにくい耐熱銅合金が使われる。具体的には、C19210, C14410 (Cu-0.15%Sn-0.01%P), C15150 (Cu-0.02%Zr), C15100 (Cu-0.1%Zr) 合金などである。

音響用途では、上記合金のうち鉄含有合金は使えないという欠点があるとされてきたが、当社の調査では、可聴音周波数範囲では信号波形を乱すようなインピーダンス変化は見出せなかった。官能評価も検討中である。

なお、年間の半導体向け銅合金使用量は、ディスクリート半導体用と IC 用ではほぼ同じである。これは 0.381 ~ 0.5mm のような厚板条や、この分野で最も特徴的である異なる断面厚を持ついわゆる異形条を使用するパッケージが多いためである。特に異形条は、困難な断面異形加工を行う必要があることから、世界的に見ても、当社を含む数社に限られている。この分野では、現行の U 型、T 型、ハット型以外にも、新たな断面形状を求められる可能性がある。より高度な加工技術確立が必要である。

むすび= リードフレーム用銅合金分野では、新合金開発よりも既存材料の標準化、使い勝手の向上などが指向されている。

当社は、業界標準材である C19210, C19400, C64730 を中心にこの要求に応えていく。また特色ある異形条分野で、ディスクリート半導体ニーズに応えていく。

一方、鉛フリー化にともなって顕在化してきた表面実装型ディスクリート半導体の技術課題に関しては、新合金を提案する。また、銅系リードフレーム材で常に問題視されている樹脂密着性も、新たな表面処理方法の開発で改善提案を行っていく所存である。

参考文献

- 1) 藤井謙昌ほか：エレクトロニクス実装技術，Vol.18, No2(2002)，p.32.
- 2) 電子情報技術産業協会：2001 年度版日本実装技術ロードマップ(2001)，p.132.
- 3) 大塚寛治ほか：界面工学(1994)，p.82. 培風館。
- 4) N. Birks ほか：金属の高温酸化入門(1988)，p.124. 丸善。
- 5) 坂本 浩ほか：日本電子材料技術協会第 32 回秋期講演大会講演概要集(1995)，p.110.
- 6) 野村幸矢ほか：R&D 神鋼技報 Vol.48, No.3(1988)，p.21.
- 7) 大森俊一ほか：高周波・マイクロ波測定(1996)，p.8. コロナ社。
- 8) 日本伸銅協会：銅および銅合金の基礎と工業技術(1994)，p.459.
- 9) 大木一徳：ソルダリング実装(1998)，p.63. 日刊工業新聞社。