

(技術資料)

半導体プロセスにおける重金属汚染の検出 - キャリアライフタイム測定装置 -

Detection of Heavy Metal Contamination in Semiconductor Processes Using a Carrier Lifetime Measurement System



住江伸吾*(工博)
Dr. Shingo Sumie



高松弘行**(工博)
Dr. Hiroyuki Takamatsu

Heavy metal contamination and the defects induced in semiconductor processes were studied through the recombination lifetime using the μ -PCD method. A small amount of iron and nickel was detected. The iron concentration was proven to be obtainable through the light dissociation process. The bulk lifetime was measurable, despite RTP oxidation, using the corona charge. It was found that the crystallinity of SOI and SiC could be evaluated when excited by a UV laser.

まえがき = 半導体デバイスの集積度向上に伴い、シリコンウェーハの加工やデバイスの作製プロセスにおける重金属汚染が深刻な問題になっている。重金属は熱処理によって簡単にバルク中に拡散・固溶し、ドーパントとペアを形成したり重金属析出物や積層欠陥などを生成して、酸化膜耐圧の劣化やリーク電流の増加を引起こすなど、半導体製品の性能に大きな影響を与えるためである。従って、ウェーハの汚染を高感度にモニタする方法がますます重要になっている。

レーザとマイクロ波を利用したマイクロ波光導電減衰法 (Microwave Photo Conductivity Decay : 以下 μ -PCD 法) により測定する再結合ライフタイム (以下ライフタイム) は、微量の重金属汚染や欠陥にも鋭敏に反応する。

㈱コベルコ科研では、ノッチ/オリフラ合わせやカセット to カセットのウェーハ搬送が可能な全自動タイプ、オフライン評価や研究用に適したマニュアルタイプ、それぞれに標準/エピ/SOI (Silicon On Insulator) / 界面評価機能を有する μ -PCD 方式ライフタイム測定装置をラインナップしていて、半導体製造プロセスで広く用いられている。

本稿では、最近のバルク・エピ・SOI などのシリコンウェーハや、新しい材料として注目を集めている SiC (Silicon Carbide) ウェーハを、ライフタイムにより評価した例を中心に述べる。

1. μ -PCD 法

シリコンウェーハにレーザをパルス照射すると過剰キャリア (電子・正孔対) が生成され、ウェーハの物理的特性によって決まるライフタイムの後、再結合して消滅する。過剰キャリアの生成はウェーハの導電率を増加さ

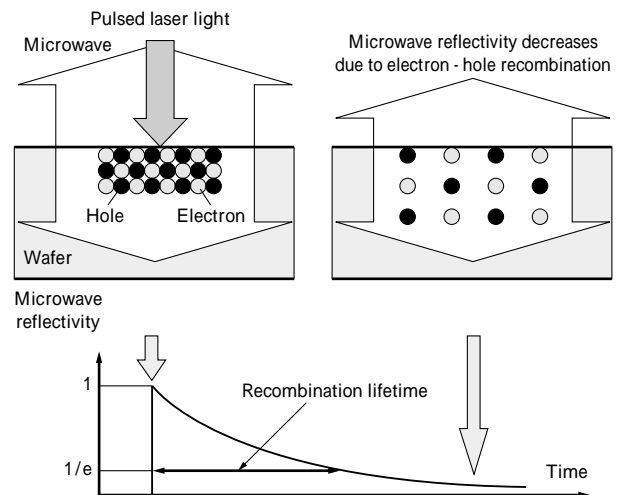


図1 μ -PCD 法によるライフタイムの測定
Fig. 1 Principle of lifetime measurement using μ -PCD method

せるため、同位置に照射しているマイクロ波の反射率は過剰キャリアの密度に対応して変化する。 μ -PCD 法は、マイクロ波の反射率の時間変化からライフタイムを非接触・非破壊で測定する方法である (図1)。ウェーハに混入した重金属汚染が多いほど、過剰キャリアは素速く再結合するので、ライフタイムは短くなる。

図2に、ライフタイム測定装置のブロック図を示す。パルス光の照射部には、検出対象層の厚さや禁制帯幅に応じて、半導体レーザ (波長 904nm), 半導体レーザ励起 Nd:YLF レーザ (523nm / 1 047nm), 窒素レーザ (337nm) 又は YAG レーザ (3 倍高調波 : 355nm) を搭載できる。マイクロ波によるウェーハの導電率検出部には、標準ユニット (シングル導波管 / 周波数 10GHz)¹⁾、及び差動ユニット (差動導波管 / 周波数 26GHz)²⁾ を搭

*㈱コベルコ科研・LEO 事業本部 **技術開発本部・電子技術研究所

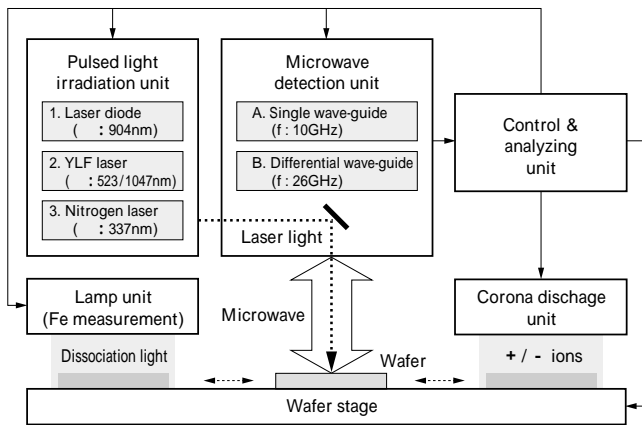
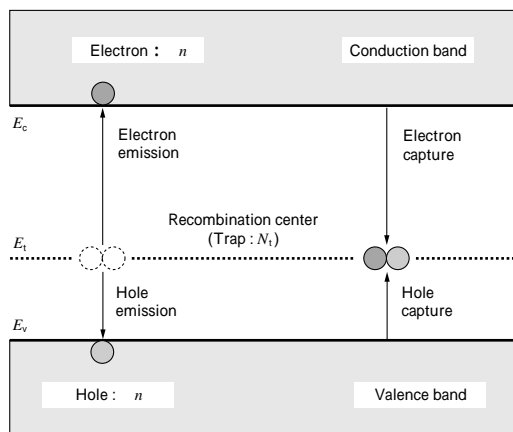


図2 ライフタイム測定装置の構成
Fig. 2 Configuration of lifetime measurement system

載でき、試料の抵抗率などにより選択して使用することができる。

図3に、ショックレー・リード・ホールが提唱した過剰キャリアの再結合モデル (SRH モデル) を示す³⁾⁴⁾。伝導帯や価電子帯に生じた過剰キャリアは、汚染や結晶欠陥によって禁制帯に生じた再結合中心 (トラップ) により捕獲されるとともに、再度熱的に励起される。この変化を速度方程式で記述して解くことにより、ライフタイム (図3中の τ_{SRH}) が求まる。重金属による汚染のように深い準位を形成する場合、室温では $p_1, n_1 \approx 1$ であるため、 n 型では $\tau_{SRH} \sim p_0$ 、 p 型では $\tau_{SRH} \sim n_0$ となり、共に汚染や欠陥密度に相当する再結合中心密度 N_t に反比例する。また、シリコン中の重金属汚染では一般に $n > p$ であるため⁵⁾、同じ密度の汚染であれば、 n 型の方がライフタイムは長くなる。



$$\tau_{SRH} = \frac{(p_0 + p_1 + n) n_0 + (n_0 + n_1 + n) p_0}{p_0 + n_0 + n}$$

- $n(p)_0$: Equilibrium density of electron (hole)
- $n_1 = N_c \exp(- (E_c - E_t)/(k \cdot T))$, $p_1 = N_v \exp(- (E_t - E_v)/(k \cdot T))$
- n : Electron/hole increase
- $n(p)_0 : 1 / (n(p) \cdot v_{n(p)} \cdot N_t)$
- $N_{c(v)}$: Effective state density of conduction (valence) band
- $n(p)$: Capture cross section of center for electron (hole)
- $v_{n(p)}$: Thermal velocity for electron (hole)
- N_t : Recombination center density

図3 電子・正孔再結合のSRHモデル
Fig. 3 SRH model for electron hole recombination

2. バルクライフタイムの測定

バルクライフタイムの測定では、過剰キャリア励起用レーザに波長 904nm の半導体レーザを、マイクロ波系に周波数 10GHz の導波管型検出器を用いた。図4に、鉄 (Fe) とニッケル (Ni) の表面汚染濃度依存性を示す。ウェーハを洗浄後、表面を金属水溶液でスピコートすることにより定量汚染し、乾燥酸素中において 1000 - 10 分の酸化を行なった。表面金属濃度は気相分析法 (VPD) を用いた原子吸光分析 (AAS) により測定した。

・Fe: ボロン (B) ドープの P 型シリコンの場合、鉄は室温では Fe-B ペアとして存在し、 $E_v + 0.1eV$ と $E_c - 0.29eV$ に不純物準位を形成する⁶⁾。N 型シリコンでは格子間鉄 (Fe_i) として存在して、不純物準位は $E_v + 0.39eV$ にできる⁷⁾。鉄汚染量の増加に伴い Deep level 密度が増加するため、ライフタイムが低下する。SRH モデルに表されているように、汚染濃度に反比例してライフタイムが変化し、同一の汚染濃度では、 n 型のライフタイムが長くなっていることがわかる。

・Ni: 選択エッチ後の光学顕微鏡観察で、表面近傍に

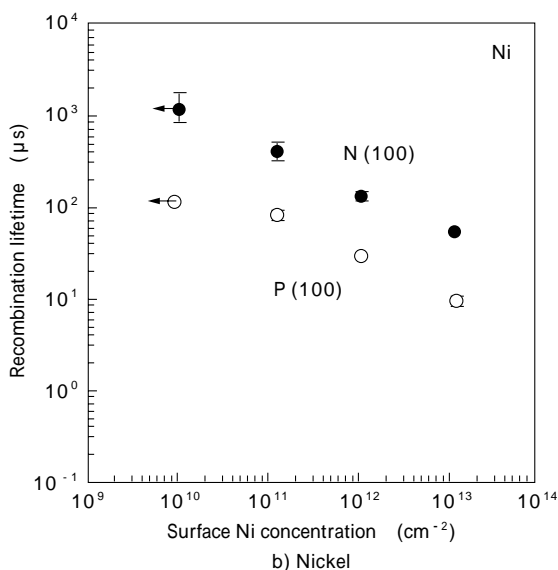
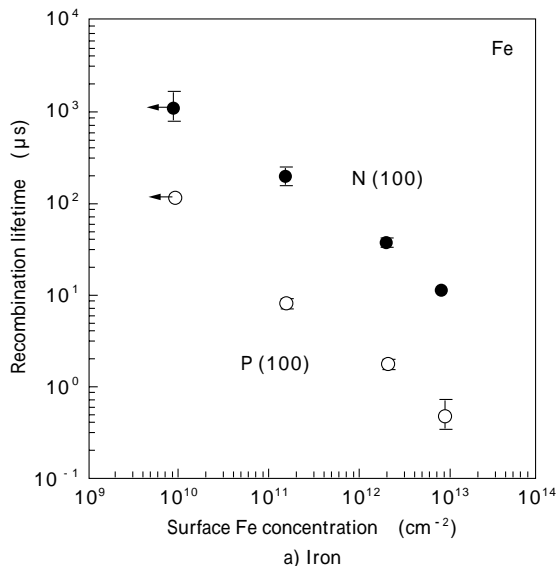
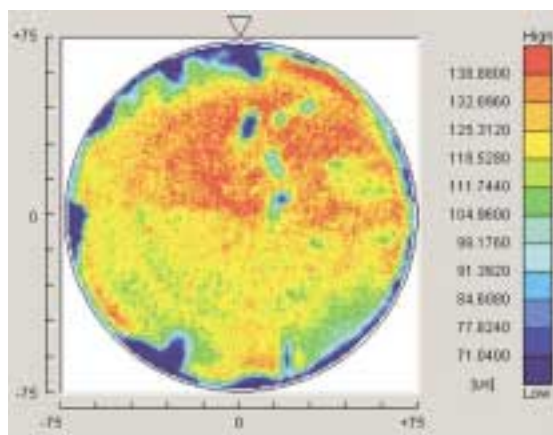


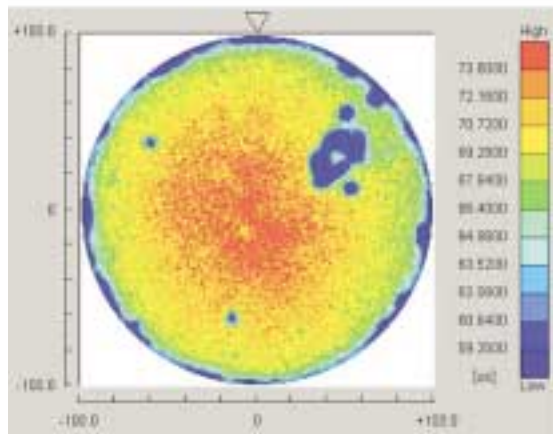
図4 ライフタイムの汚染濃度依存性
Fig. 4 Dependence of lifetime on contamination concentration

シリサイドによるシャロウピットが観察されている⁸⁾。従って、酸化後の冷却過程におけるシリサイド形成がライフタイムを低下させたと考えられる。この場合も汚染濃度が同じであれば、ライフタイムはn型の方が長くなっている。鉄汚染に比べて緩やかな変化を示したが、これはキャリアが再結合する領域全体にライフタイムキラーが存在していないことを示しており、酸化膜界面のシリサイド形成を裏付けている。

ライフタイムマップにより汚染原因を推定できる場合がある。図5(a)は、熱酸化炉のポートに付着した汚染がウェーハに転写されたケースで、ポートと接触したエッジ部の数カ所(マップ左側)のライフタイムが短くなっている。図5(b)は、ウェーハを移し替える際に使用する真空ピンセットに付着した汚染源がウェーハ裏面から混入し、ライフタイムを低下させた例である(マップ右上)。



a) Contamination from boat in thermal oxidation furnace



b) Backside contamination from wafer tweezers

図5 ライフタイムマップによる汚染原因の推定
Fig. 5 Presumption of contamination cause using lifetime map

3. シリコン/酸化膜界面の評価

ウェーハに照射するレーザーの光量を調整することにより、生成する過剰キャリア密度を変化させることができ、これによりバルク中の汚染と酸化膜/シリコン界面のトラップ密度(Dit)を分離することができる。図6は(100)と(111)ウェーハについて、Fe汚染前後の試料におけるライフタイムの注入キャリア密度依存性を調べた結果である。励起レーザーには波長904nmの半導体レーザーを、

マイクロ波検出系には10GHzの標準ユニットを用いた。(100)と(111)ウェーハのDitはそれぞれ $5.1 \times 10^{10}/\text{cm}^2$ eV及び $1.9 \times 10^{11}/\text{cm}^2$ eVであり、汚染前後のFe濃度はそれぞれ $1 \times 10^{10}/\text{cm}^3$ 以下及び $5 \times 10^{12}/\text{cm}^3$ であることが別の測定⁹⁾で明らかになっている。汚染のない試料(p1, p3)では注入キャリア密度に対するライフタイムの変化は顕著ではないが、Fe汚染した試料(p2, p4)では $10^{13}/\text{cm}^3$ 以下の注入キャリア密度において、それぞれのDitで決定されるライフタイムに収束していることがわかる。これは、注入キャリア密度が減少するにつれて酸化膜/シリコン界面近傍の空乏層における再結合が支配的になるというモデルで説明できる¹⁰⁾。

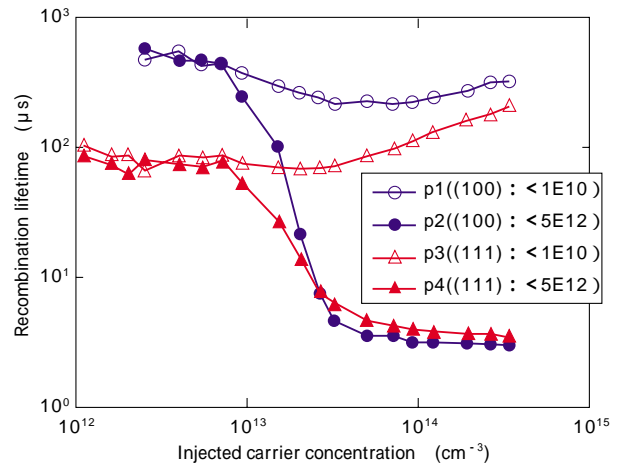


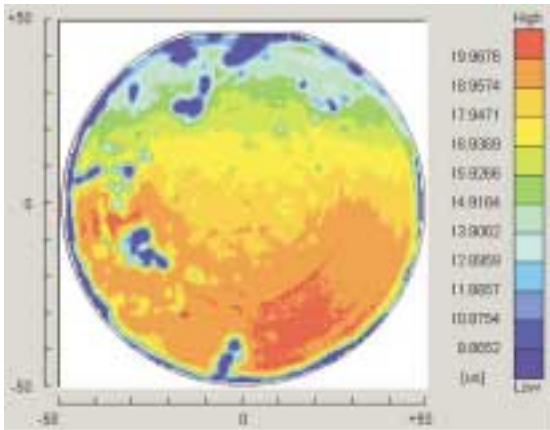
図6 バルク汚染と酸化膜/シリコン界面のトラップ密度(Dit)の分離
Fig. 6 Separation of SiO₂/Si interface trap density (Dit) from bulk contamination

4. エピ層のライフタイム測定

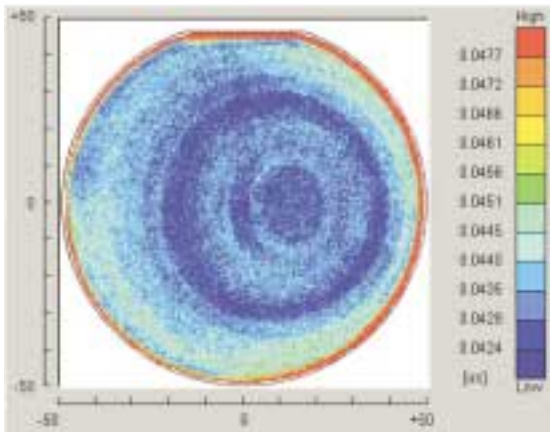
P/P+やN/N+のエピウェーハでは、基板の抵抗率が0.001 ~ 0.1 $\cdot\text{cm}$ と非常に低いため、マイクロ波の反射率が極めて高くなる。そのため、バルク用のライフタイム測定と同じ構成では、検出器の出力が飽和したり、マイクロ波ノイズが重畳するため、過剰キャリア注入による反射率の変化を検出することが困難である。我々は、マイクロ波検出系に周波数26GHzの発振器を用いた差動 μ -PCD法²⁾を適用して、検出感度の大幅な向上を達成した。また、薄いエピ層へ効率的にキャリアを注入して、エピ/サブ界面でのポテンシャル障壁を利用してキャリアをエピ層に閉じこめるために、励起用にYLFレーザーの2倍高調波(波長523nm:シリコンへの侵入深さ1 μm)を採用した。

P/P+型(エピ層:抵抗率15 $\cdot\text{cm}$, 20 μm 厚, 基板:抵抗率0.02 $\cdot\text{cm}$)のエピウェーハを、熱酸化炉にて厚さ20nmの酸化膜を成長させた後、エピ層側と基板側のライフタイムを測定した(図7)。エピ層側の測定結果には、エッジ領域に接触による汚染と考えられる特有のパターンが現われている。また基板側には同心円状のパターンが観察された。このパターンはエピ層のマップには現われていないことから、低抵抗率ウェーハに発生しやすいスワール欠陥によるものと考えられる。このように、差

動 μ -PCD 法と YLF レーザを用いると、基板の影響を受けることなくエピ層の評価が可能になる。なお、この方法は電子情報技術産業協会 (JEITA) において、短波長励起フォトルミネッセンス法、交流 SPV 法、短波長励起ケルビンプローブ法、非接触 C-t 法、コロナ放電ケルビンプローブ法とラウンドロビンテストにより比較検討され、エピ層のライフタイム評価における標準手法として選定されている¹¹⁾。



a) Measurement from epi side



b) Measurement from substrate side

図7 P/P+エピウェーハのライフタイム測定
Fig. 7 Lifetime measurement of P/P+wafer

5. ライフタイムによる鉄濃度測定

ボロン (B) をドープした P 型ウェーハに鉄 (Fe) が混入すると、鉄は正イオンになるため負にイオン化した格子位置のボロンと結合し、Fe-B ペアを形成する。ウェーハに強い光を照射すると、発生したプラズマにより Fe-B ペアは容易に壊され、 Fe_i (格子間の鉄) と B_s (置

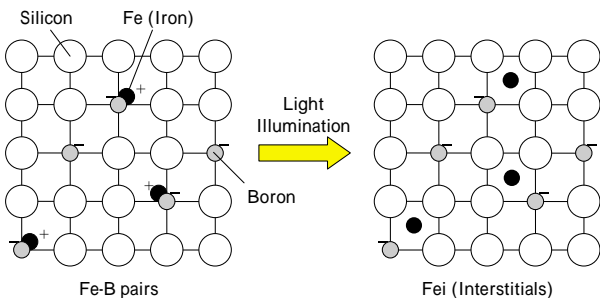
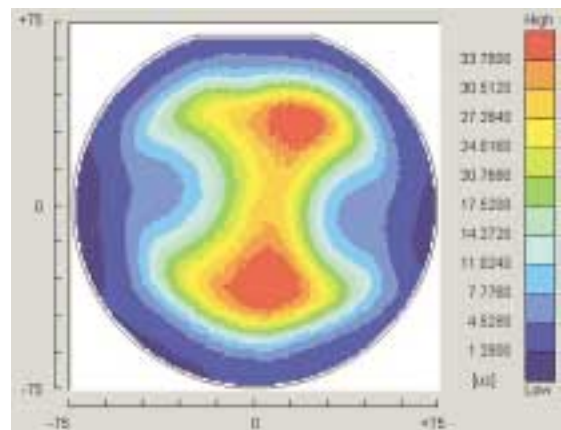


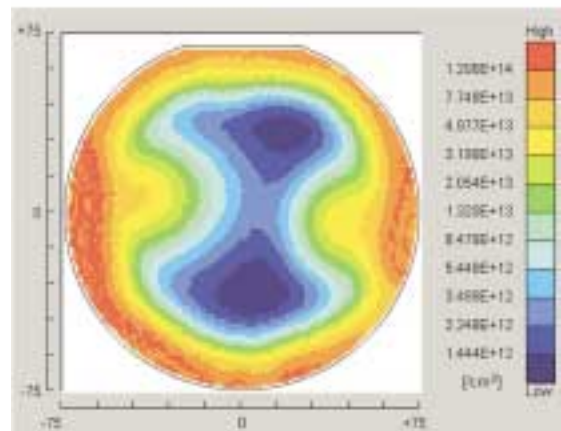
図8 光照射による Fe-B の解離
Fig. 8 Fe-B dissociation using light illumination

換ボロン) に解離する⁵⁾(図8)。2章でも述べたように、Fe-B ペアと Fe_i では、バンドギャップ中のエネルギー準位や電子・正孔の捕獲断面積が違うため、ライフタイムが異なる。従って、光照射前後のライフタイムを測定し、それらを比較することによって鉄濃度を定量測定することができる。

図9に、鉄汚染されたP型ウェーハのライフタイムマップと鉄濃度マップを示す(励起レーザ:波長904nm, マイクロ波検出系:10GHzの標準ユニット)。ライフタイムの平均値は13.3 μ sであり、鉄濃度の平均値は3.8E13/cm³と算出された。マップを比較すると、ライフタイムの長・短は鉄濃度の低・高と良く対応しているため、汚染源のほとんどが鉄であることが判る。



a) Lifetime map



b) Iron concentration map

図9 P型ウェーハの鉄濃度測定
Fig. 9 Iron concentration measurement of P type wafer

6. コロナチャージ

300mm ウェーハを用いた半導体デバイスの製造プロセスでは、枚葉処理の比率がバッチ処理より大きい。そのため、酸化膜形成には熱酸化炉ではなく RTP (Rapid Thermal Process) 装置が使われることが多い。RTP による酸化膜にはシリコンとの界面に再結合中心が高密度に存在し、ライフタイム測定のために注入した過剰キャリアが主として界面で消滅するため、2章で述べた方法だけではバルクライフタイムを測定できない。

我々は、コロナ放電により生成したイオンを酸化膜上に堆積させ、界面付近のキャリアをバルク中に押込める

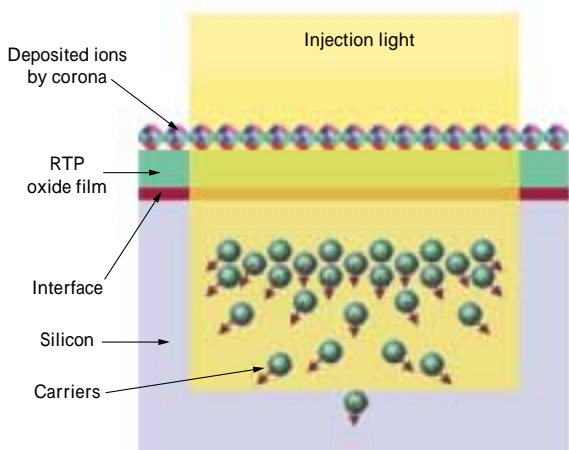
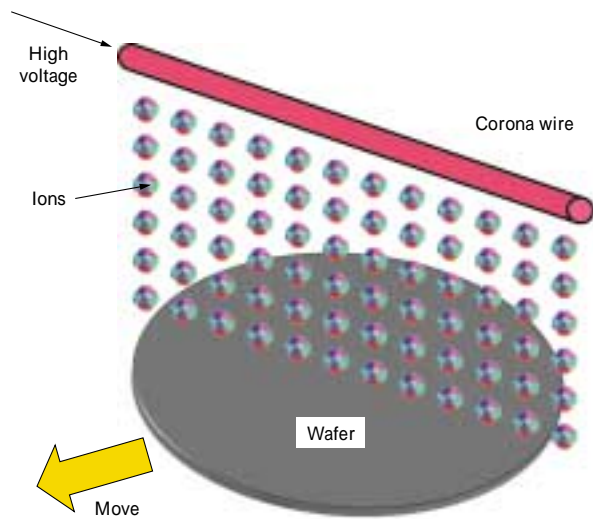


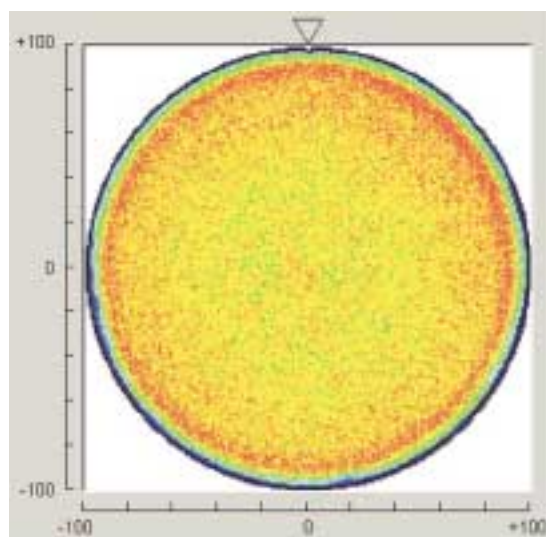
図10 コロナチャージによるキャリア押込み
Fig.10 Passivating by corona discharge

方法を適用した(図10)。コロナチャージしたウェーハにレーザを照射すると、イオンの極性により少数キャリアまたは多数キャリアは界面に存在しなくなるので、RTPによる酸化膜でもバルクライフタイムを測定できる。図11にコロナチャージ前後のウェーハのライフタイムマップを示す。励起レーザの波長は904nm、マイクロ波検出系は10GHzの標準ユニットを用いている。(a)ではライフタイムが $3\mu\text{s}$ 程度と短く特徴的なパターンも現れていないのに対し、(b)ではライフタイムは100倍近くに伸び、マップにもプロセス起因と見られるパターンが確認された。

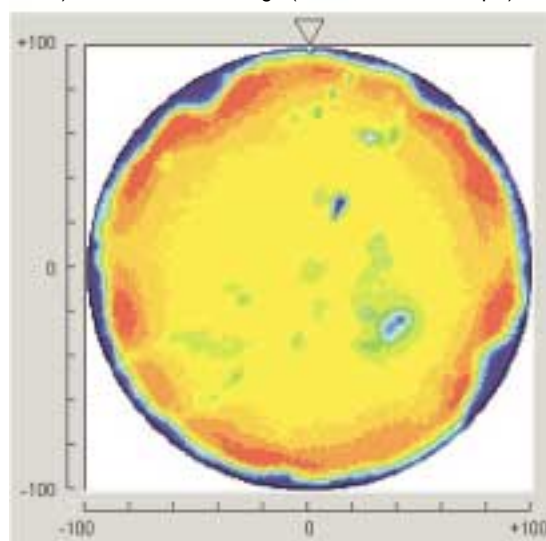
7. SiC, SOI などへの応用

7.1 SiC

シリコンは電力変換損失が大きく動作速度も遅いため、パワー半導体や通信デバイスの分野では、次世代材料としてSiC(シリコンカーバイド)が期待されており、実用化に向けての研究が進められている。SiCによる半導体素子の実用化には汚染や欠陥低減が不可欠であるが、有効な評価方法が無いため実用化が遅れている。SiCは禁制帯幅がシリコンに比べて広く(3C:2.2eV, 4H:3.2eV, 6H:2.9eV)、半導体レーザ(波長904nm:1.4eV)やYLFレーザの2倍高調波(波長523nm:2.4eV)では



a) Without corona charge (mean lifetime = $3.0\mu\text{s}$)



b) With corona charge (mean lifetime = $253.5\mu\text{s}$)

図11 RTP酸化膜付きウェーハにおけるコロナチャージの効果
Fig.11 Lifetime measurement for RTP oxidized wafer using corona charge

キャリアを有効に励起できない。我々は、窒素レーザ(波長337nm:3.7eV)を励起光源として用い、差動 μ -PCD法によりわずかなキャリア変化を感度良く検出する系を構築して、SiCのライフタイムを測定した。

4H-SiCの減衰波形を図12(a)に示す。シリコンと異なり、ライフタイムは $0.03 \sim 0.05\mu\text{s}$ と短かった。これは、シリコンに比べてSiCには多くの結晶欠陥・または汚染が多く含まれていることを表している。減衰波形には、速い成分と遅い成分が含まれていることがわかる。遅い成分はトラップ密度と関連していると報告されている¹²⁾。面内を0.5mmピッチでマッピング測定した結果を図12(b)に示す。マップには、マイクロパイプ欠陥などによると思われるライフタイムの短い領域が明瞭に表れている。このように、窒素レーザと差動 μ -PCDを用いると、SiCの結晶性を非接触・非破壊で評価することができるので、昇華直後のSiCエピ基板や、デバイスを作成するエピ層の品質改善に役立つと考えられる。

7.2 SOI

薄膜SOIを用いると、低消費電力化や高速化などを達

成できることから、最近大手デバイスメーカーが続々と実用化に向け名乗りを上げている。SOI ウェーハは、スマートカット法、SIMOX 法、ELTRAN 法などで製造されるが、SOI 層の厚さは $0.01 \sim 0.1 \mu\text{m}$ と非常に薄いため、その汚染や結晶性などの品質を測定する手段が無く、出荷検査を含めた管理が極めて困難であることが問題になっている。

$0.1 \mu\text{m}$ 以下の SOI 層にキャリアを励起するには、シリコンへの侵入深さが短い紫外領域の光源を用いる必要がある。我々は窒素レーザー（波長 337nm ：シリコンへの侵入深さ $0.009 \mu\text{m}$ ）を励起光源として用いることで、薄膜 SOI の評価が可能であることを確認した（マイクロ波検出系は 10GHz の標準ユニット）。

試料は 6 インチの SOI ウェーハで、SOI 層の厚さは $0.06 \mu\text{m}$ 、BOX 層は $0.2 \mu\text{m}$ である。パッシベーション用に熱酸化膜を付けた後、表裏両面から、窒素レーザー、半導体レーザー励起 Nd-YLF レーザの 2 倍高調波（ 523nm ：侵入深さ $1 \mu\text{m}$ ）、YLF の基本波（ 1047nm ：侵入深さ $500 \mu\text{m}$ ）を用いてライフタイムマッピング測定を行った。測定結果を図 13 に示す。基板面から測定した結果（図中の (d),(e),(f)）はすべての励起波長で同じ形状のマップが得られているのに対し、SOI 面から測定すると窒素レーザーを用いた (a) は、YLF を用いた他の波長 ((b),(c)) と全く違うマップになった。(b),(c) は基板面からの測定マップを左右反転した形になっていることから、測定されたライフタイムは、励起光が BOX 層を通

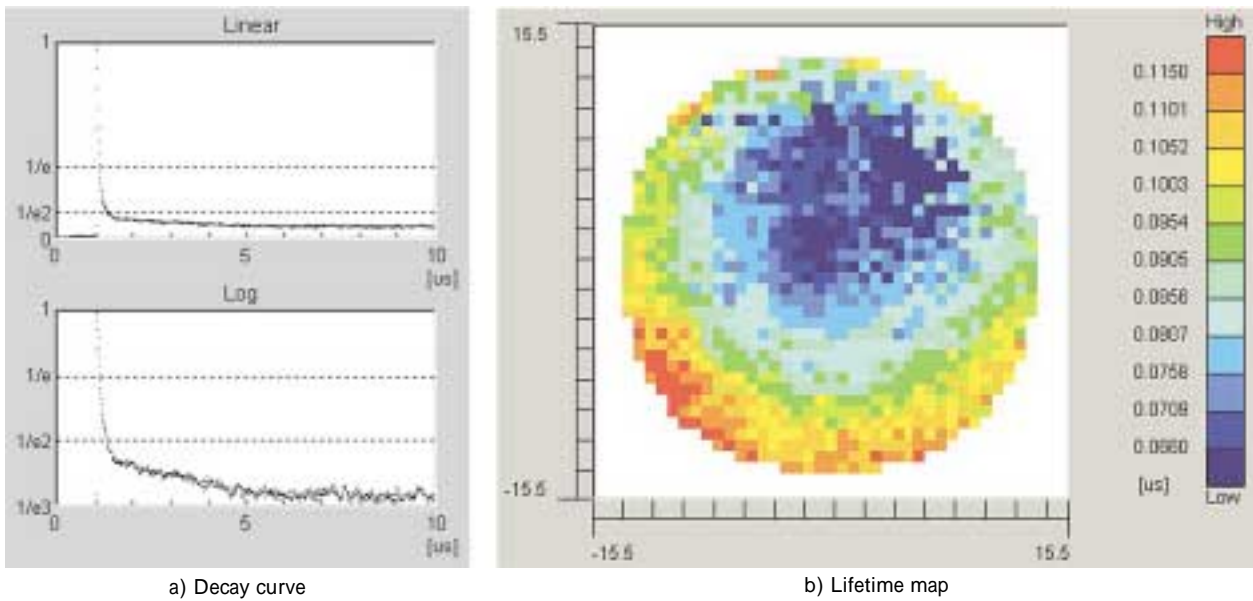


図 12 SiC ウェーハの減衰曲線とライフタイムマップ
Fig.12 Decay curve and lifetime map for SiC wafer

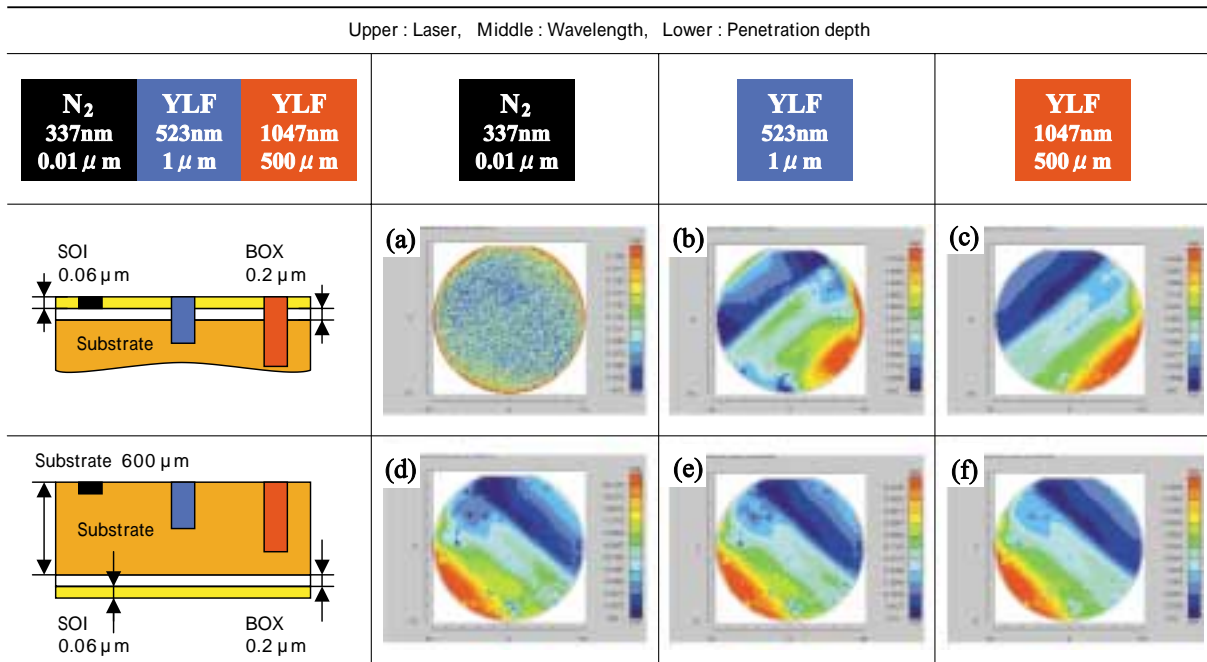


図 13 薄膜 SOI ウェーハのライフタイムマップ
Fig.13 Lifetime maps for thin film SOI wafer

過して基板中に生成したキャリアの再結合に支配されているためと考えられる。すなわち,SOI ウェーハでは,SOI 層のみにキャリアを励起しないと,その結晶性を把握することができないと言える。窒素レーザーの 337nm の励起波長での侵入深さは 0.009 μm であるため,この方法を用いることにより,近い将来必要になると考えられている約 0.01 μm の SOI 層の汚染を評価できると考えられる。また,この手法は,同様な構造を持つ低温 poly 液晶の結晶性評価などへも応用されることが期待される。

むすび=ライフタイム測定のアプリケーションを中心に述べた。コベルコ科研の装置には,鉄濃度測定機能やコロナチャージオプションを搭載可能であり,世界中の半導体製造プロセスで更に広く用いられることが期待される。

参 考 文 献

1) 日本電子工業振興協会: JEIDA 規格 JEIDA-53-1997 (97 - 基 - 17)

- 2) 橋爪英久ほか: 信学技報 ED970-30, p.29.
- 3) W. Shockley et al.: Phys. Rev. 87 (1952) p.835.
- 4) R. N. Hall: Proc. IEE 106B (1960) p.923.
- 5) L. Koster et al.: Jpn. J. Appl. Phys. 34 (1995) p.932.
- 6) S. D. Brotherton et al.: J. Appl. Phys. 57 (1985) p.1 949.
- 7) H. Lemke: Phys. Status. Solodi A64 (1981) p.215.
- 8) 宮崎守正ほか: シリコンウェーハ表面のクリーン化技術 (1995) p.109.
- 9) K. Watanabe: Semicond. Sci. Technol. 11 (1996) p.1 713.
- 10) 平尾祐司ほか: R&D 神戸製鋼技報 Vol.45, No.3 (1995) p.23.
- 11) 日本電子工業振興協会: エピタキシャルウェーハのエピ層ライフタイム品質評価方法に関する調査研究報告書 (00 - 基 - 19 / 平成 12 年 3 月)
- 12) M. Ichimura et al.: Appl. Phys. Lett. 70 (1997) p.1 745.