

(技術資料)

μ-PCD法による酸化物半導体薄膜の評価装置 — 計測技術の有効性 —

Evaluation System for Thin-Film Oxide Semiconductor Using μ-PCD — Effectiveness of Measuring Technique



野々村 勇希*¹
Yuki NONOMURA



山下 圭三*¹
Keizo YAMASHITA



尾嶋 太*¹
Futoshi OJIMA



岸 智弥*¹ (博士(工学))
Dr. Tomoya KISHI



徳田 和将*¹
Kazumasa TOKUDA



釘宮 敏洋*² (博士(工学))
Dr. Toshihiro KUGIMIYA

We have developed a novel system for evaluating thin film oxide semiconductors using a μ-PCD (Microwave photo conductivity decay) method. Variations in mobility and V_{th} shift are issues in the manufacturing process. We have established evaluation technology to deal with these issues. In addition, unevenness of the film quality in the substrate becomes an issue as the substrate increases in size. We showed that the mapping measurement was effective in coping with this issue.

まえがき = フラットパネルディスプレイ (以下、FPD という) は、スマートフォンやタブレットの普及に伴い、高精細化、表示周波数の高速化、低消費電力化が要求されている。In-Ga-Zn-O (以下、IGZO という) に代表される酸化物半導体¹⁾を用いた薄膜トランジスタ (以下、TFT という) は、従来用いられてきたアモルファスSi (以下、a-Si という) より移動度が高く、高精細化が可能であるとともに、a-Si用FPD製造ラインをほぼそのまま転用することができる。このため、酸化物半導体を用いた小型パネルが増加しつつあり、今後、大型TVにおいても需要が高まると考えられている。

その反面、膜質に起因するTFTの電界効果移動度 (以下、移動度という) のばらつきや、光照射下における負バイアスストレス (LNBTS) によるしきい値電圧 (V_{th}) シフトが問題となっている。このため、インライン評価が重要視されている²⁾。また、近年、歩留りを向上させるため、基板サイズの大型化が急速に進んでおり、それに伴う基板内での膜質のむらが問題となっている。

(株)コベルコ科研 (以下、当社という) は、これまでにμ-PCD (Microwave Photo Conductivity Decay) 法を用いてSiウェーハの欠陥状態や、低温ポリシリコン (LTPS) の膜質の評価技術を確立している³⁾。上記技術を応用し、酸化物半導体薄膜の膜質評価装置を新たに開発した。本装置により、酸化物半導体の膜質に起因する移動度の劣化および V_{th} シフトを評価できる。さらに、マッピング測定を行うことにより、基板内での膜質のむらが評価可能であることがわかった。

本稿では、μ-PCD法を用いて酸化物半導体TFTの移動度と V_{th} シフトを評価した結果、およびマッピングによる基板面内の膜質むらの評価例について紹介する。

1. 酸化物半導体薄膜評価装置の概要

開発した装置の例として、8.5世代 (基板サイズ: 2,200×2,500mm) 用μ-PCD測定装置 (LTA-2850SPHIIB) を図1に示す。装置の寸法は奥行き5,880mm、幅2,860mm、高さ2,550mmである。現状のラインナップでは、研究開発用途 (基板サイズ: 200×200mm) から8.5世代までの基板サイズに対応可能である。

基板サイズの大型化に伴い、従来の装置構成のままでは測定時間が大幅に延びることになる。このため5.5世代以上の装置には、測定ヘッドを二つ搭載したデュアルヘッド方式を採用した。従来のシングルヘッドと新規設計したデュアルヘッドの構成を図2に示す。ともにX軸方向にステージ、Y軸方向にヘッドが移動する。デュアルヘッドにすることでY軸方向への移動量が半分となるため、従来8.5世代基板では40分程度であった測定時間を、20分以内に短縮することができた。



図1 酸化物半導体薄膜評価装置 (LTA-2850SPHIIB: 基板サイズ8.5世代)

Fig. 1 Evaluation system for oxide semiconductor thin films (LTA-2850SPHIIB: substrate size G8.5)

*¹ (株)コベルコ科研 LEO事業本部 技術部 *² 技術開発本部 電子技術研究所

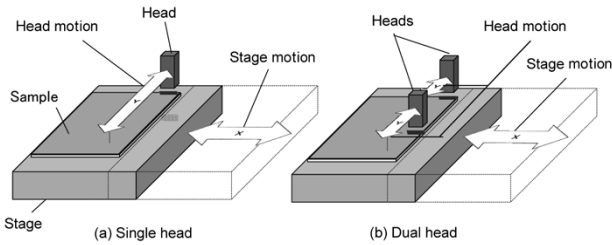


図2 従来のシングルヘッドと新規デュアルヘッド
Fig. 2 Configurations of conventional single head and new dual head

2. μ -PCD法の測定原理

μ -PCD法による測定原理について記述する。酸化半導体薄膜にバンドギャップを超えるエネルギーを持つレーザーを照射すると電子・正孔対が発生し、過剰キャリアが生成される。過剰キャリアは再結合により消滅するが、消滅までの時間（ライフタイム）は物理的特性によって決まる。レーザー照射により発生した過剰キャリアは試料の導電率を増加させるため、マイクロ波の反射率が変化する（図3）。 μ -PCD法はマイクロ波の反射率の時間変化からライフタイムを測定する手法である。

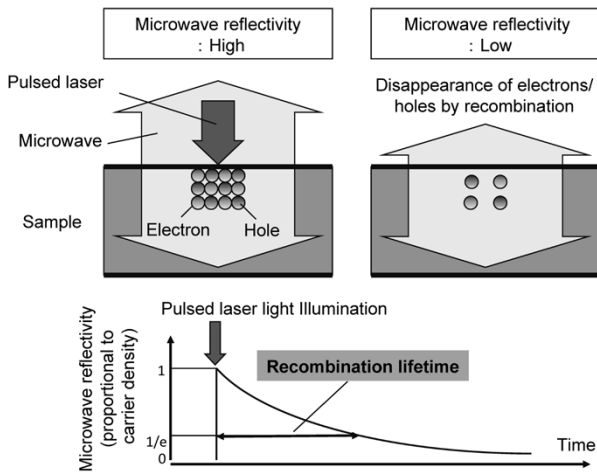


図3 μ -PCD法の測定原理
Fig. 3 Measurement principle of μ -PCD method

Siバルクやウェーハを評価する場合には十分な強度の信号を検出できるが、薄膜では信号が微弱である。そこで、酸化半導体薄膜の評価にはマイクロ波検出系に差動 μ -PCD法を用いている。これにより、従来の検出方法と比べて500倍以上のS/N比を得ることができる³⁾。

図4に差動 μ -PCD法の検出系の測定原理を示す。発振されたマイクロ波は信号用と参照用導波管に分岐される。信号用導波管直下の試料中のキャリアをレーザーにより励起し、過剰キャリアによる反射率の変化を測定する。信号用導波管（同図中A）からの信号は、過剰キャリアによる反射率の変化の信号に加え、ノイズ成分を含んでいる。一方、参照用導波管（同図中B）からはノイズ成分のみが得られる。これら二つの信号の差分（同図中A - 同図中B）を算出することでノイズ成分をキャンセルし、高感度に信号を検出できる。

3. μ -PCD法による酸化半導体薄膜の評価方法

図5に酸化半導体におけるマイクロ波反射率の減衰曲線を示す。酸化半導体薄膜では、トラップを介し再結合するSRH（Shockley-Read-Hall）理論⁴⁾から予測される単純な指数関数的振る舞いを示すのではなく、途中から減衰が緩やかになることが特徴である。すなわち、速い減衰と尾を引く遅い減衰の二つの成分から構成される。遅い減衰成分の定量化には様々な方法があるが、本稿ではわかりやすさを重視して、下記のように指数関数の足し合わせとした。

$$n = n_1 \exp\left(-\frac{t}{\tau_1}\right) + n_2 \exp\left(-\frac{t}{\tau_2}\right) \dots\dots\dots (1)$$

ここで、 n_1 、 n_2 はそれぞれ速い減衰と遅い減衰のレーザー照射直後におけるキャリア密度であり、 τ_1 、 τ_2 はそれぞれ速い減衰、遅い減衰の時定数である。

速い減衰は、酸化半導体薄膜中の深い欠陥準位に起因し、この欠陥準位はTFTの移動度に影響を与える⁵⁾。また、遅い減衰は、酸化半導体薄膜中の浅い欠陥準位に起因し、この準位はTFTの V_{th} シフトに影響を与える⁶⁾

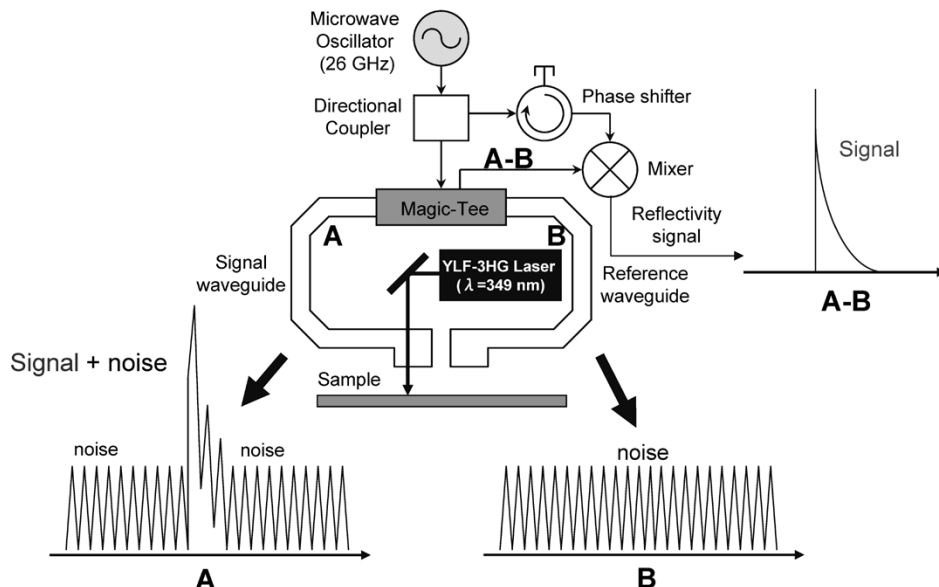


図4 酸化半導体用差動 μ -PCDの原理（A：信号＋ノイズ波を導波，B：ノイズ波を導波）
Fig. 4 Principle of differential μ -PCD for oxide semiconductor evaluation system (A : signal + noise wave, B : noise wave)

ことがわかっている。

しかしながら、速い減衰のライフタイムはLTPSと同様に非常に短く、直接的に観察することが困難である。励起レーザのパルス幅がライフタイムに対して十分に長い場合には、ピーク値はライフタイムに比例する³⁾。そこで、本装置では速い減衰のライフタイム値の代わりに、容易に精度よく測定できるピーク値を用いて移動度の評価を行っている。

図6に、TFTの電界効果移動度と μ -PCDで測定したピーク値の関係を示す。移動度はTFTのスイッチング

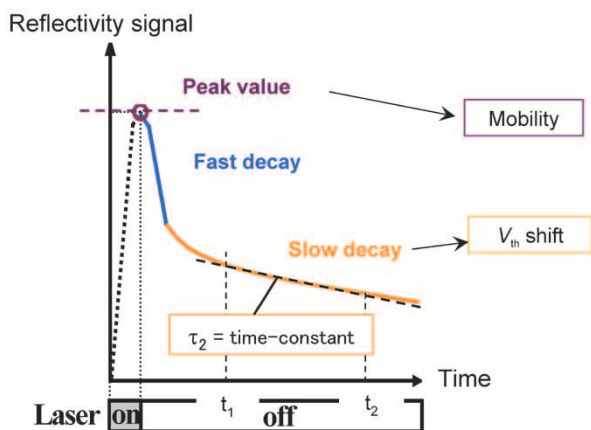


図5 酸化物半導体のマイクロ波反射率の減衰曲線

Fig. 5 Decay curve of microwave reflectance for oxide semiconductors

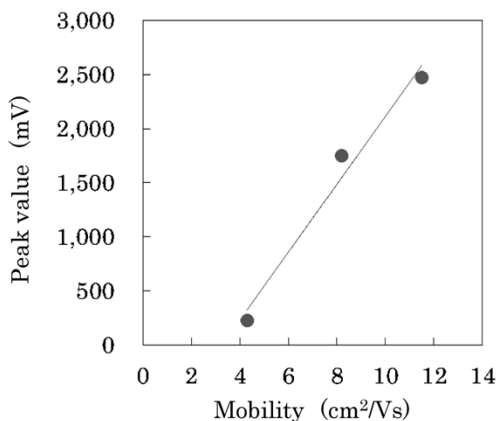


図6 TFTの電界効果移動度と μ -PCDで測定したピーク値の関係
Fig. 6 Relationship between field-effect mobility of TFT and peak value measured by μ -PCD

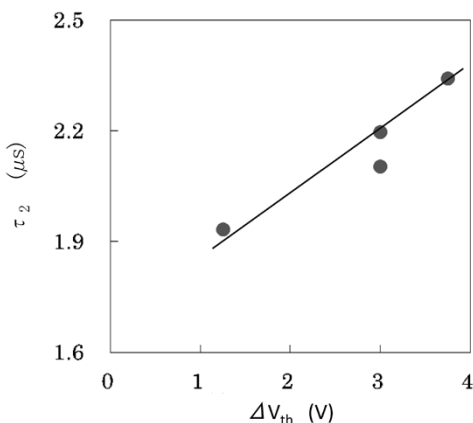


図7 LNBTsによるTFTの V_{th} シフトと μ -PCDで測定した τ_2 の関係
Fig. 7 Relationship between V_{th} shift of TFT under LNBTs and τ_2 measured by μ -PCD

特性 (I_d - V_g 特性) を測定し、その測定値から飽和移動度を算出した。ゲート電圧 (V_g) は $-30 \sim 30V$ 、ドレイン電圧 (V_d) は $10V$ として測定した。測定結果から移動度とピーク値は比例関係にあり、相関が認められる⁷⁾。

また、図7にLNBTsによるTFTの V_{th} シフトと μ -PCDで測定した τ_2 の関係を示す。LNBTsの条件は $V_g = -20V$ 、 $V_d = 10V$ 、基板温度： $60^\circ C$ 、光源：白色LED (強度 $25,000nit$)、ストレス時間：2時間である。こちらも V_{th} シフトと τ_2 は比例関係にあり、相関が認められる。

以上のように、二つのパラメータ (ピーク値と τ_2) を使用することで、TFT作製前の段階で酸化物半導体薄膜の移動度、 V_{th} シフトを評価可能であることがわかった。

4. マッピング計測の有効性

量産ラインにおける問題の一つとして、基板大型化に伴う基板面内における膜質むらが挙げられ、基板全面を簡便に評価できるマッピング測定が有効である。

図8のようにターゲット材の真上にガラス基板を配置し、成膜した基板全面のピーク値を測定した。この際、ターゲット材は図に示すような分割型と継ぎ目のない一体型を使用し、その違いを確認した。結果を図9に示す。両方のマップの外周部はともに低くなる傾向が確認された。また、分割型の結果 (同図 (a)) は、ターゲット継ぎ目に対応したピーク値の低い部分が確認できる。その傾向が顕著な中心部のピーク値は、一体型 (図 (b)) の同じ領域の結果と比べ、約 $300mV$ 低くなっている。この領域でTFTの I_d - V_g 特性から飽和移動度を算出した (図10)。これより、ピーク値の低い分割ターゲットの

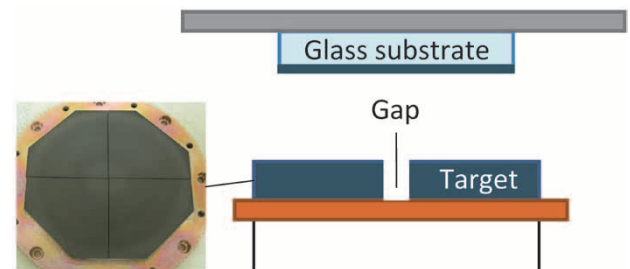


図8 ターゲットとガラス基板の配置図
Fig. 8 Arrangement of target and glass substrate

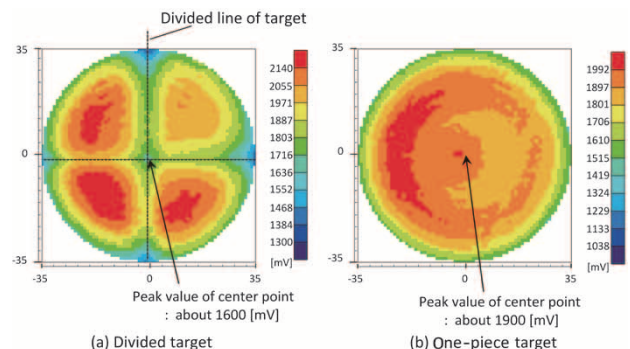


図9 μ -PCDで測定したピーク値マッピングとむら ((a) 分割ターゲット, (b) 一体型ターゲット)
Fig. 9 Peak value mapping measured by μ -PCD ((a) Divided target, (b) Whole target)

結果は、一体型ターゲットと比べて移動度も低くなっていることがわかる。

つぎに、 Ga_2O_3 、 In_2O_3 、 ZnO スパッタリングターゲットを図11のように配置し、多元同時スパッタリングを行った。これにより、酸化物半導体薄膜の組成による膜質の違いを評価する実験を行った。マッピング測定によ

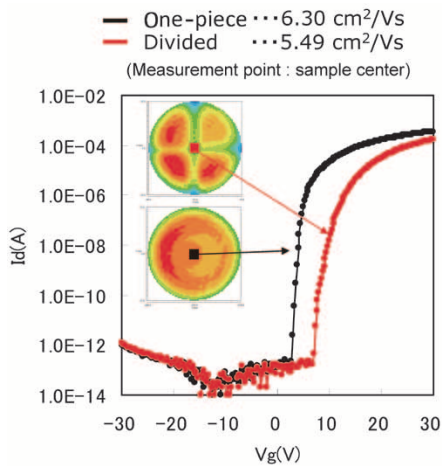


図10 分割、一体型ターゲットにより成膜した試料の I_d - V_g 特性
Fig.10 I_d - V_g characteristic of samples deposited using divided and one-piece target

るピーク値と、TFTの移動度の測定結果を同図に示す。ピーク値と移動度の高低箇所は一致しており、強い相関が認められる⁵⁾。このように、ピーク値マッピングを行うことでトランジスタ特性(移動度)のむらを簡便に確認できる。

図12に酸化物半導体薄膜(370×470mm基板サイズ)の、アニール前後におけるピーク値全面マッピング測定事例を示す。アニール処理前後で基板全体における平均のピーク値が変化していることから、膜質に変化が生じていることが確認できる。また膜質分布として、試料上部が高い値を示す傾向は同じであるが、左下部のように分布の異なる箇所が見られる。A-A'、B-B'間の値をそれぞれのマップ下のグラフにプロットした。一目盛はともに20mVとしている。アニール処理前後でのグラフを比較すると、中央から右の領域の膜質むらは改善されているが、左端は中央と比べ、ピーク値の急激な低下が確認できる。このように、ピーク値マッピング測定は基板全面の膜質むらの簡便な評価が可能であり、インライン評価に適用することでプロセスの最適化や異常の検出に有効である。

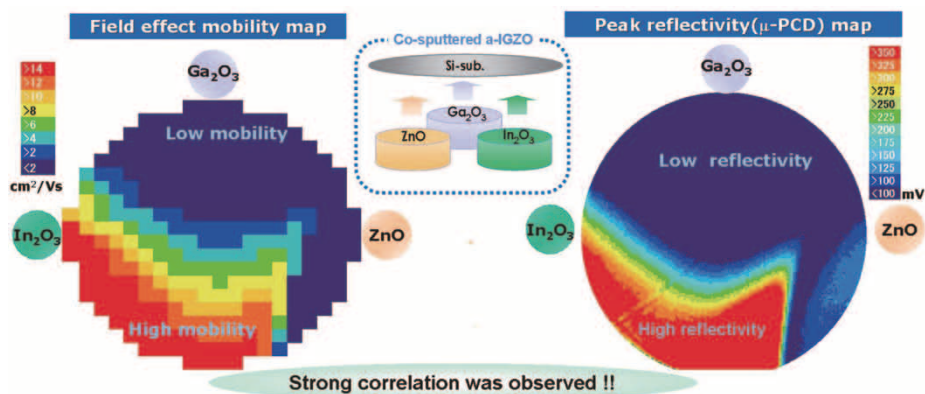


図11 μ -PCDで測定したピーク値とTFTの電界効果移動度の関係
Fig.11 Relationship between field effect mobility and peak value using μ -PCD

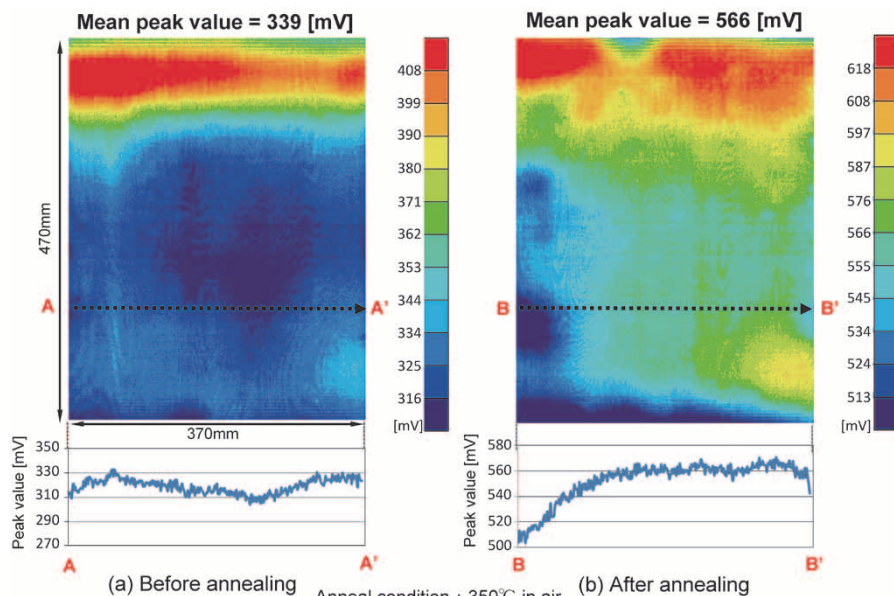


図12 アニール前後におけるIGZOのピーク値マッピング
Fig.12 Peak value mapping for IGZO film before and after annealing

むすび=酸化物半導体薄膜用の評価技術とマッピングの有効性について紹介した。本装置を用いることにより、酸化物半導体薄膜の移動度および V_{th} シフトをTFT作製の段階で評価できる。加えて非接触、非破壊でマッピング測定が可能であり、基板内の膜質むらの評価を行うことができる。これらの本装置の特長は、酸化物半導体のTFT製造プロセスにおける条件の最適化や量産ラインの歩留り向上に活用できる。今後、成膜時の酸素濃度やアニール温度などの条件を変え、ピーク値並びに τ_2 のマッピング測定の結果と、TFT特性との相関データを取得していく予定である。

最後に、本装置の技術を生かし、FPD市場の発展に貢献していきたいと考えている。

参 考 文 献

- 1) K. Nomura et al. Nature. 2004, Vol.488, p.432.
- 2) 野々村勇希. こべるにくす. 2014, Vol.23, No.41, p.10.
- 3) 住江伸吾ほか. R&D神戸製鋼技報. 2007, Vol.57, No.1, p.11.
- 4) 松尾直人. 半導体デバイス-動作原理に基づいて-. コロナ社, 2000, p.76.
- 5) S. Yasuno et al. Appl. Phys. Lett. Vol.98. 2011, No.102107, p.2.
- 6) H. Goto et al. IEICE. to be published.
- 7) S. Yasuno et al. IEICE TRANS. ELECTRON. 2012, Vol. E95-C, No.11, p.1724.